

PAT-NO: JP362245356A

DOCUMENT-IDENTIFIER: JP 62245356 A

TITLE: DATA TRANSFER SYSTEM

PUBN-DATE: October 26, 1987

INVENTOR-INFORMATION:

NAME

YOSHIHARA, MAKOTO

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP61088987

APPL-DATE: April 17, 1986

INT-CL (IPC): G06F013/36

ABSTRACT:

PURPOSE: To perform a word transfer without being conscious of a bus having a physical width of 8 bits, by sending out a transmission data from a central processor as a word, and sending out it continuously switching it to a high byte and a low byte.

CONSTITUTION: When a central processor 1 performs a byte access to a peripheral equipment, it is identified that an access is the byte access at a word byte identification circuit 4, and an identification signal is sent out to a byte switching timing circuit 5. The byte switching timing circuit 5, by the signal, sends out a switching signal to a multiplexer 2 through a high/low switching signal line 11. By the multiplexer 2, the transmission data are switched to the high byte and the low byte, and corresponding to 2 times of signals from the central processor 1 to the word byte identification circuit 4, those are sent out to an eight bit data bus 8 through a buffer circuit 3 respectively.

COPYRIGHT: (C)1987,JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-245356

⑮ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)10月26日

G 06 F 13/36

3 2 0

B-7165-5B

審査請求 未請求 発明の数 2 (全3頁)

⑭ 発明の名称 データ転送方式

⑰ 特 願 昭61-88987

⑱ 出 願 昭61(1986)4月17日

⑲ 発 明 者 吉 原 信 東京都港区芝5丁目33番1号 日本電気株式会社内

⑳ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

㉑ 代 理 人 弁理士 柳 川 信

明 細 書

1. 発明の名称

データ転送方式

2. 特許請求の範囲

(1) 中央処理装置と周辺装置との間のデータ転送方式であって、前記中央処理装置からのワード転送指令にตอบสนองして送信データをハイバイトとロウバイトとに切換えて連続して前記周辺装置へ送出するバイト切換送出手段を設けたことを特徴とするデータ転送方式。

(2) 中央処理装置と周辺装置との間のデータ転送方式であって、前記中央処理装置からのワード転送指令にตอบสนองして送信データをハイバイトとロウバイトとに切換えて連続して前記周辺装置へ送出するバイト切換送出手段と、前記周辺装置からの連続する送信データの先行バイトをラッチし、後続バイトと同時に前記中央処理装置に供給するデータ供給手段とを設けたことを特徴とするデータ転送方式。

3. 発明の詳細な説明

技術分野

本発明はデータ転送方式に関し、特に情報処理装置のデータ転送方式に関する。

従来技術

従来、この種のデータ転送方式では、第2図に示すように、16ビットの中央処理装置1からの16ビットの送信データをマルチプレクサ2でハイバイトとロウバイトとに切換えてバッファ回路3を介して8ビットデータバス8で周辺装置(図示せず)に送出するバイト転送のみであった。10は中央処理装置1からのコマンドである。

このような従来 of データ転送方式では、この8ビットデータバス8を物理的にも論理的にも8ビットバスとしてしか扱うことができなかったため、この8ビットデータバス8を使用してのワード転送を行うことができないという欠点があった。

発明の目的

本発明は上記のような従来 of のものの欠点を除去すべくなされたもので、物理幅8ビットのバスを

意識することなくワード転送を行うことができるデータ転送方式を提供することを目的とする。

発明の構成

本発明によるデータ転送方式は、中央処理装置と周辺装置との間のデータ転送方式であって、前記中央処理装置からのワード転送指令に回答して送信データをハイバイトとロウバイトとに切換えて連続して前記周辺装置へ送出するバイト切換送出手段を設けたことを特徴とする。

本発明による他のデータ転送方式は、中央処理装置と周辺装置との間のデータ転送方式であって、前記中央処理装置からのワード転送指令に回答して送信データをハイバイトとロウバイトとに切換えて連続して前記周辺装置へ送出するバイト切換送出手段と、前記周辺装置からの連続する送信データの先行バイトをラッチし、後続バイトと同時に前記中央処理装置に供給するデータ供給手段とを設けたことを特徴とする。

実施例

次に本発明の一実施例について図面を参照して

によりバイト切換タイミング回路5はハイロウ切換信号線11を介してマルチプレクサ2へ切換信号を送出し、マルチプレクサ2により送信データをハイバイトとロウバイトとに切換え、この送信データを連続してバッファ回路3を介して8ビットデータバス8へ送出する。この時、バイト切換タイミング回路5は送信データがハイバイトとロウバイトとに夫々確定するタイミングをデータタイミングパルス9として各周辺装置へ送出する。各周辺装置はこのデータタイミングパルス9により送信データの取込み及びバイト切換えを行う。尚10は中央処理回路1からのコマンドである。

各周辺装置からの送信データを受信する時には、8ビットデータバス8を介して送られてきた最初のバイトデータはラッチ回路6で、バイト切換タイミング回路5からのラッチパルス12によりラッチされ、8ビットデータバス8を介してバッファ回路7に入力された次に送られてきたバイトデータとともに、この後続データが確定した時点で中央処理装置1にワードとして取込まれる。

説明する。

第1図は本発明の一実施例を示すブロック図である。図において、16ビットの中央処理装置1が周辺装置（図示せず）とバイトアクセスを行う時には、ワードバイト識別回路4でバイトアクセスであることを識別して、この識別信号をバイト切換タイミング回路5へ送出する。この信号によりバイト切換タイミング回路5はハイロウ切換信号線11を介してマルチプレクサ2へ切換信号を送出し、マルチプレクサ2により送信データをハイバイトとロウバイトとに切換えて中央処理装置1からワードバイト識別回路4への2度の信号に応じて、これらを夫々バッファ回路3を介して8ビットデータバス8へ送出する。この場合、送信データのハイバイトとロウバイトとの切換はアドレスの最下位ビットにて行うものとする。

中央処理装置1が周辺装置とワードアクセスを行う時には、ワードバイト識別回路4でワードアクセスであることを識別して、この識別信号をバイト切換タイミング回路5へ送出する。この信号

このように、中央処理装置1は送信データをワードとして送出し、バイト切換タイミング回路5がマルチプレクサ2により送信データをハイバイトとロウバイトとに切換えて、これらを連続して送出することにより、物理幅8ビットのデータバス8を意識することなくワードでアクセスすることができる。また、各周辺装置からの送信データにおいても、この最初のバイトデータをラッチして次のバイトデータとともにワードとして中央処理装置1に取込むことにより、中央処理装置1からの送信データと同様に、中央処理装置1は物理幅8ビットのデータバス8を意識することなくワードでアクセスすることができる。

このことにより、このデータバス8に接続される周辺装置は16ビットのプロセッサでも、8ビットのプロセッサでもその違いを意識することなく柔軟に接続することができる。

発明の効果

以上説明したように本発明によれば、送信データをワードとして中央処理装置から送出し、これ

をハイバイトとロウバイトとに切換えて連続して送出することにより、物理幅8ビットのバスを意図することなくワード転送を行うことができるデータ転送方式を提供することができるという効果がある。

又、本発明によれば、周辺装置からデータが送られてきた時に最初のバイトデータをラッチして次のバイトデータとともに中央処理装置に供給することにより、物理幅8ビットのバスを意図することなくワード転送を行うことができるデータ転送方式を提供することができるという効果がある。

4. 図面の簡単な説明

第1図は本発明の一実施例を示すブロック図、

第2図は従来例を示すブロック図である。

主要部分の符号の説明

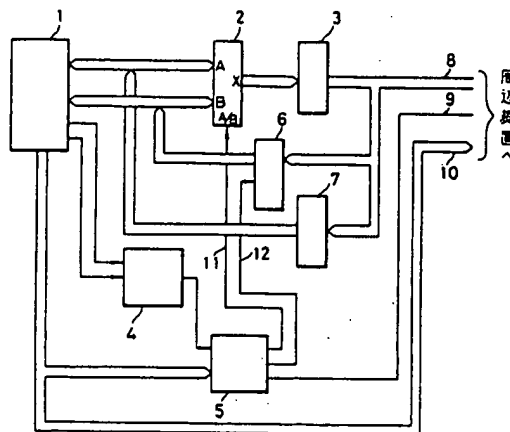
- 1 …… 中央処理装置
- 2 …… マルチプレクサ
- 4 …… ワードバイト識別回路
- 5 …… バイト切換タイミング回路
- 6 …… ラッチ回路

8 …… 8ビットデータバス

出願人 日本電気株式会社

代理人 弁理士 柳川 信

第1図



第2図

